

MOSFET-Spice パラメータ設定

まず、最初に MOSFET のモデリングには限界があることを記しておく。Spice の MOSFET モデルの種別には Level1 から 3 までであるがいずれも数式と回路で表しているため、実モデルの特性を表現しきれていない。特に容量特性やポディーダイオードの特性が実モデルと合っていない。

そのため、スイッチング用途のディスクリート型において精度を追求する場合は

- 1)伝達特性を表す FET、
 - 2)非線形容量を表す制御回路、
 - 3)ポディーダイオード
- から成るサブキット構成に成っているライブラリが多い。

この場合のパラメータは海外メーカーや一部メーカーは積極的に公開しているが、公開していないメーカーでも有力ユーザー用に、データそのものは所有しているケースがある。

ビジネスで購入するのであれば、個別交渉でパラメータを提供してもらるか、あるいはパラメータ抽出に必要な特性曲線群を提供してもら様、購入者としてベンダーに要求してみるのも良いかと思う。

この様にしてもライブラリが入手できない場合は、やむを得ず自分でモデルを作成するということになる。

"容量特性やポディーダイオードの特性が実モデルと合っていない"と言っても、逆に言えばそれだけのことであるのでポディーダイオードを使わない用途とか、寄生容量の影響を別途補正することを考えれば単体のモデリングでも支障は生じない。

ここでは代表的な MOSFET の LEVEL=3 のパラメータを PSpice を使った設定手順として次に示す。

又、公開されているパラメータも同一チップのパッケージ違いで提供状況にバラツキがある場合があるが、同一チップであれば電気特性用 Spice パラメータは流用できるので、特性曲線をよく見て判断すること。

特にカタログ更新時でデータを取り直した時には更新タイミングによっては違う特性の様に見えるので注意してください。

注)モデルパラメータのパラメトリック解析を実行する場合、0 以外の値が lib ファイルに設定されている必要があるのでも動作しない場合はファイルをチェックする事。

1. 初期設定

モデルの型式は Level=3 とし、L と W は類似定格、且つ類似 gm の FET からの値を代入する。類似品が見当たらない場合は IR 社等、公開しているメーカーの同定格品の中で類似の gm 品の値を

記号	モデルパラメータ内容	単位	初期値	推奨値
LEVEL	モデルの型式番号	-	1	3
L	チャンネル長	m	DEFL	1 μ
W	チャンネル幅	m	DEFW	0.1 μ ~ 100 μ
TOX	酸化膜の厚さ	m	0.1 μ	2 μ

表 1.1 初期設定パラメータ

設定するが、不明な場合は W/L の比率は gm に影響を与えるので

$$L=1 \mu \quad W=100 \mu$$

と仮の値にしておきます。W はモデルによっては 0.1 m にもなる場合がある。尚、DEFL と DEFW は L と W の初期値で、ベースモデルを呼び出した時に図 1.1 のようなウィンドで設定します。この他にも、AD, AS, PD, PS, NRD, NRS, NRG, NRB, M を設定できますが、表 1.1 の項以外は特別な要求がない限り設定する必要はない。これらの値は別途、モデルパラメータとして設定できます。ツールの資料を参考にして下さい。

AD, AS	ドレイン、及びソース・拡散面積 (面積依存係数の拡大率)
PD, PS	ドレインおよびソース拡散距離
NRD,NRS, NRG, NRB	ドレイン, ソース, ゲート, およびサブストレートの相対的な抵抗値の係数 RSH で指定すれば上記の係数倍されます。RD,RS,RG,およびRB で指定することもできます
M	デバイス並列数 BJT の AREA に該当 デフォルト=1

表 1.2 デバイスオプション一覧

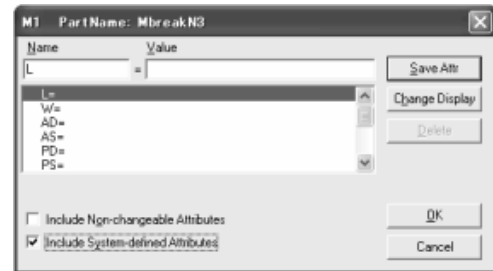


図 1.1 パーツウィンドでの設定項目

酸化膜の厚み TOX はデフォルトでは 0.1 μ (Level2, 3 の場合) が設定されるが、これもゲート耐圧が同じ類似品の値を代入する。

2. Vth(off)

手順 1

FET に電流(1mA)が流れる時のゲート電圧であるので、図 2.1 の回路で VTO を変えながら Vgs-Id 特性を測定し、1mA 流れる Vth(off)を決定する。

記号	モデルパラメータ内容	単位	初期値	推奨値
VTO	ゼロバイアスしきい値電圧	V	1	Vth

表 2.1 VTO 設定パラメータ

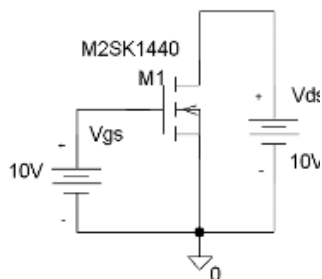


図 2.1 VTO 測定回路

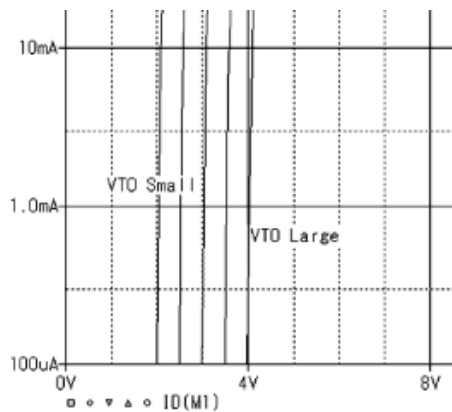


図 2.2 VTO 測定結果

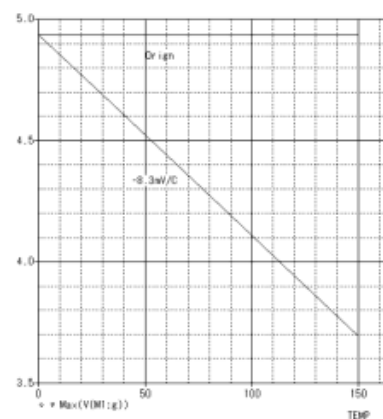


図 2.3 Vth(off)温度特性

手順 2

温度特性(要求がない場合は設定しなくても良い)

Vth(off)の温度特性はデフォルトでは実機と合っており、温度特性の問題の基となる。SPICE では温度を変数 Temp で扱っており、これは別途定義しなくても温度特性の変数として使用出来る。

例えば、Vth(off)は前述のように VTO で定義される値であるが、lib ファイルの項目を

$$VTO=\{4.9267-0.0083*Temp\}$$

のように変更することで温度特性を記述できる。この場合-8.3mV/ といった特性になる。勿論、%定義にすることも可能であり、

$$VTO=\{4.9267*\{1-0.0083*Temp\}\}$$

のように定義すれば良い。

キーポイントは式を"{"と","}"で括弧することであり、この記述で式の結果を値として扱うことができる。

ただ、gm や Ron については同様に設定してもうまく動作しなかった。結局、単純にパラメータを計算している訳ではない為と思われる。

3. 伝達コンダクタンス

図 2.1 の回路図で M1 の Vgs-I_d 特性を測定する。

伝達コンダクタンス gm は Vgs と I_d から

$$g_m = \frac{d(I_d)}{d(V_{gs})} = \frac{I_{d2} - I_{d1}}{V_{gs2} - V_{gs1}}$$

記号	モデルパラメータ内容	単位	初期値	推奨値
KP	伝達コンダクタンスパラメータ	A/V ²	20 μ	調整
RS	ソース抵抗		0	>1m

表 3.1 gm パラメータ

で求めて、Kp の値を決める。曲線の傾斜は (I_D)なので、まず微小電流域の gm を Kp で上下して決め、gm の曲がりを RS で決めていくが、干渉するので相互の調整となる。RS はデフォルトで"0"であるが、過渡解析の安定性の面では電流制限のために 1m 以上の値を入れておき、gm の傾斜が (I_D)から大きくなる場合は RS を大きくする。

前述した W/L の比率はこの gm に影響を与えるので Kp が著しく桁違いになる場合は W/L を見直す。

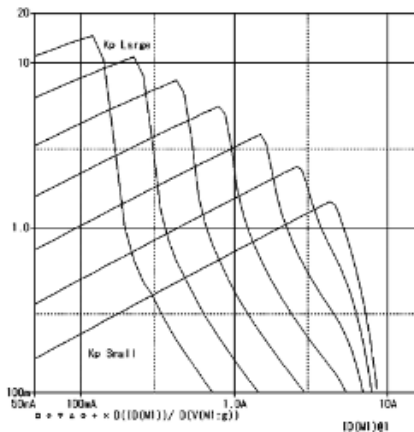


図 3.1 Kp 測定結果

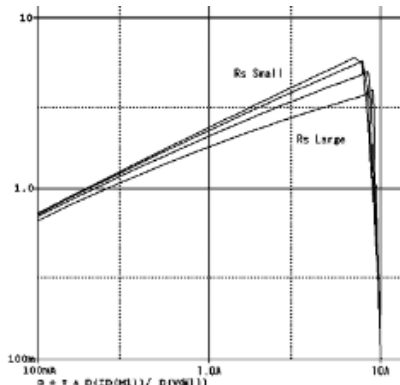


図 3.2 RS 測定結果

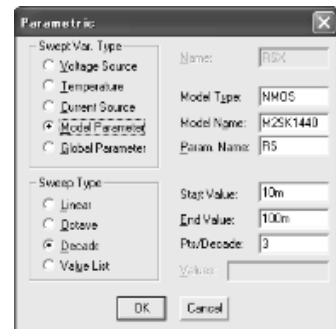


図 3.3 パラメトリック設定画面

ただ、使用したソフトの問題か否か、不明であるが、図 3.3 のモデルパラメータのパラメトリック設定では上手くスイープせず、lib ファイルの"RS="の項を直接編集してグローバル変数に変更しなければ解析ができなかった。

lib ファイルを直接編集し、RS 決定後に書き直すことで作業を進めることにした。

(.STEP DEC NMOS M2SK1440 (RS) 10m 100m 3 では動作しなかった)

4. RON 特性

図 4.1 の回路図で I_d を与えて、V_{ds} ÷ I_d で Ron を求める。Ron はドレイン抵抗 RD と、ソース抵抗 RS で構成されているが、RS は前回の gm の項で設定されているので大幅な

記号	モデルパラメータ内容	単位	初期値	推奨値
RD	ドレイン抵抗		0	Ron
RS	ソース抵抗		0	> 1m

表 4.1 Ron パラメータ

変更はしないほうが良い。RS を変更した場合は 2 項に戻って再確認が必要になる。

RS は等価回路的には電流帰還として作用し、ON 抵抗の電流飽和に関係するので ON 抵抗の跳ね上がり点を左右する。この様子が gm の変動として観測されるわけである。従って、低電流域の ON 抵抗は RD が

決めることになる。

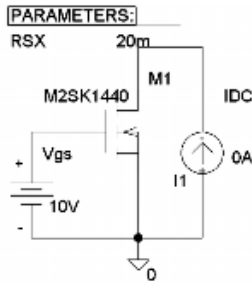


図 4.1 Ron 測定回路図

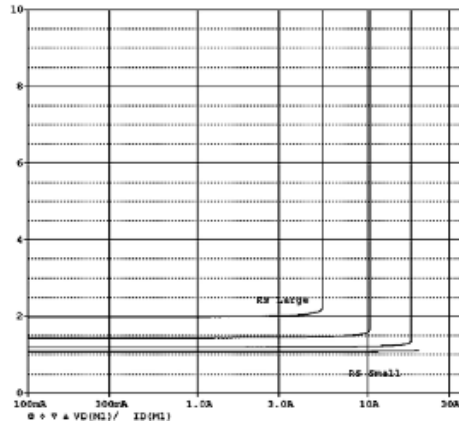


図 4.2 RS 測定結果

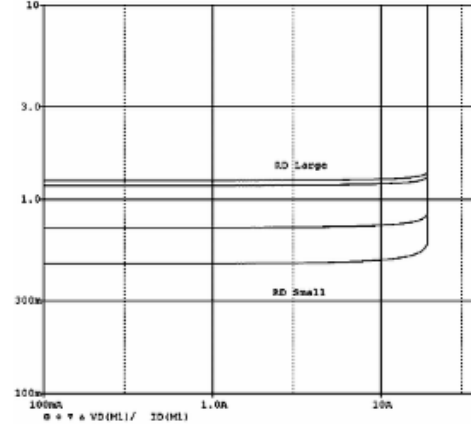


図 4.3 RD 測定結果

ただ、通常の FET・ON 損失は跳ね上がり部よりも平坦部が大部分を占めるので、RS の設定で苦労する場合は RD を優先して良いかと思う。

注)この RD のスイープも RD 自身をグローバル変数にする必要はなかったが、RS をグローバル変数に設定しておかないと動作しなかった。原因不明である。

5. 容量特性

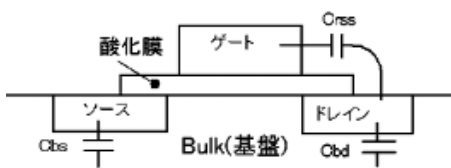
この特性は冒頭で述べたように、実測と合わないことを前提に、設定手順を記す。

手順 1

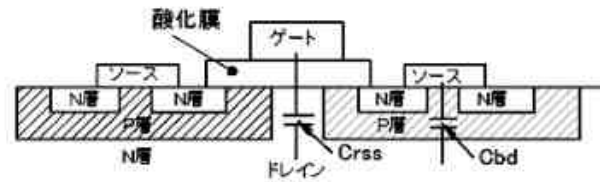
Cbd の特性決定

記号	モデルパラメータ内容	単位	初期値	推奨値
CBD	ゼロバイアス・基盤-ドレイン接合容量	F	0	調整
CGDO	チャンネル幅 1m 当りのゲート-ドレイン重複容量	F/m	0	調整
CGSO	チャンネル幅 1m 当りのゲート-ソース重複容量	F/m	0	調整
MJ	基盤接合ボトム勾配係数	-	0.5	調整
PB	基盤接合ボトム電位	V	0.8	調整

表 5.1 容量パラメータ



(a)横型 MOS



(b)縦型 MOS

図 5.1 FET 構造図

MOSFET の構造を図 5.1 に示すが元々、バルクと言う考え方は IC などで用いられる横型を想定したものであり、ドレイン周りの総容量 C_{oss} からゲートへの帰還容量 C_{rss} を引いた、残りの容量を指す。これは縦型でも同じ定義であり、ドレイン総容量(C_{oss})からゲートへの帰還容量 C_{rss} を引いたものである。

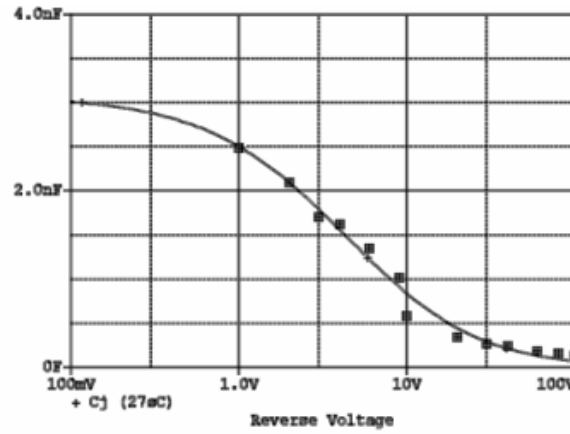
しかし、カタログや特性値にはこのような特性値は表記されておらず、特性曲線から C_{oss} と C_{rss} を読み取り、 $C_{oss}-C_{rss}$ として VR-Cj 特性を予め計算しておく必要がある。

この容量特性が求まれば、ダイオードの省で述べた方法や、Pspice の Model-Editor を使って Cbd、Mj や PB を求め、CJO Cbd/M Mj/VJ Pb に置き換える。

Junction Capacitance

To include this spec in the model extraction please enter two or more data points in the following table

#	Vrev	Cj
6	9	1020p
7	10	591p
8	20	346.6p
9	30	276.6p
10	40	246.7p
11	60	195.3p
12	80	163.6p
13	100	145.4p



CJO: 3.078292658672e-009
 M: 1.291483223451
 VJ: 5.755865583413

(a)VR-Cj 計算値

(b)特性曲線

(c)計算値

図 5.2 Cbd 測定結果(Model-Editor による例)

ただ、新しい世代の MOSFET や最近のスーパージャンクション(SJ)FET は容量の曲がり急峻になり、この特性だけでは表現しきれなくなっているのが全体として合わすようにすれば良い。

手順 2

CGDO、CGSO の決定

ゲート周辺の容量はゲート～ソース間容量 Crss CGD、及びゲート入力容量 Ciss=Crss+CGS がある。

これらは CGDO や CGSO に起因して、図 5.3 のゲートチャージ特性から決められる。

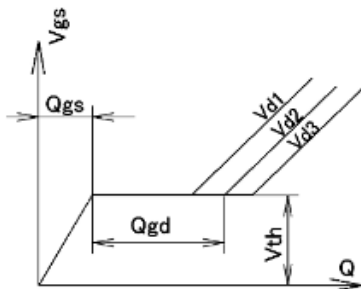


図 5.3 ゲートチャージ特性

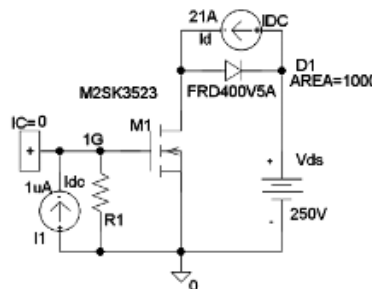


図 5.4 容量測定回路図

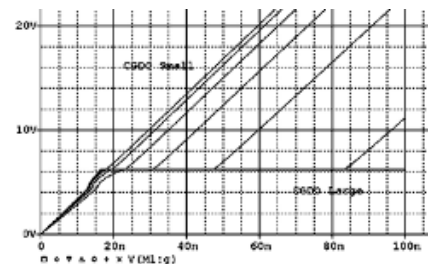


図 5.5 CGDO 測定結果

・CGDO は図 5.3 ゲートチャージ特性の Qgd に関係するので、最初にゲート電圧フラット部の電荷量 Qgd が合うように CGDO を調整する。

・続いて、ゲート電圧の立ち上がり(Qgs)が等しくなるように CGSO を調整する。

しかし、ゲートチャージ特性の後縁部は本来、図 5.3 のように立ち上がり部より緩やかにならなければならないが、この Level=3 のモデルでは冒頭に述べたように、この特性が実機と合っていない。FET が飽和するとドレイン-ゲート間電圧が減少して Crss が増加するがこの非線形が表現されていないからである。

その点は実回路で注意する必要がある。

尚、図 5.4 のダイオード D1 は過電圧防止用のもので解析エラーが出なければなくても良い。

6. スイッチング特性

スイッチング特性を左右する容量特性や gm 特性が既に調整されているので、ゲート直列抵抗 RG を調整して応答時間を調整する。この特性も RG は通常のパラメ

記号	モデルパラメータ内容	単位	初期値	推奨値
RG	ゲートオーミック抵抗		0	10 ~ 100

表 6.1 スイッチング特性パラメータ

リックでは動作せず、直接 lib ファイルを編集してグローバル変数に設定する必要があった。参考資料でも類似の不具合が報告されているのでソフトのバグと思われる。

なお、半導体類での立ち上がり、立下り時間は電流(I_d)についてであるので電圧波形と混同しないこと。

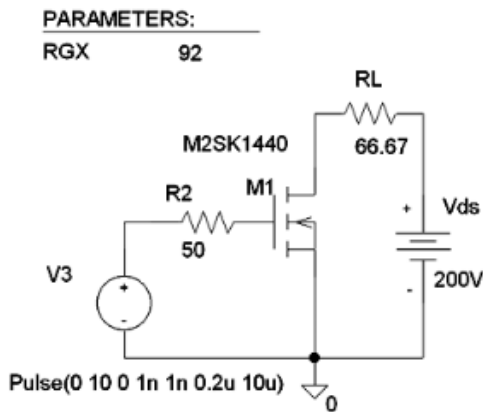


図 6.1 スwitchング特性測定回路

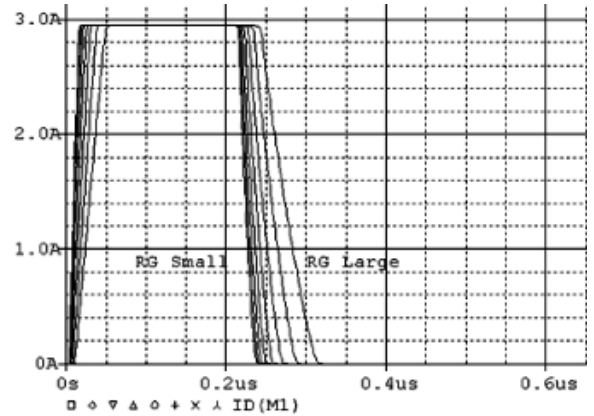


図 6.2 Id 応答波形

スイッチング特性が不明な場合は、ゲート配線が一般的なポリシリコンであればサイズによって 10 (大型品) ~ 100 (小型品) 程度を仮定しておく。金属ゲート配線は未だまだ一般的ではないが、10 程度の値とする。

7. ボディーダイオード特性

手順 1

IS,N 設定

ダイオードの章を参照に VF-IF 特性から IS と N の値を決めていく。

しかし、なぜか IS についてはグローバル変数にしても動作せず、N はパラメトリック解析が可能であった。ここでは、IS は直接 lib ファイルの値を書き換え、都度 N を検討して値を追い込んでいく事にした。

調整の目安は IS で左右に平行移動、N で傾きを調整、とすると良い。

あるいは、Model-Editor の順方向特性で、RS, IKF を 0 に固定して IS, N を抽出し、確認・微調整を行っても良い。

本来、ダイオード特性を表すには、この他にも直列抵抗分や電流飽和のパラメータ

が必要なのであるが、設定されていないので特定の範囲でしか合致させる事はできず、精度を要求する場合はサブサーキット化する事になる。

記号	モデルパラメータ内容	単位	初期値	推奨値
IS	基盤接合飽和電流 (IS)	A	1E-14	調整
N	基盤接合放射係数	-	1	調整
TT	基盤通過時間	sec	0	調整
RDS	D-S間並列抵抗			調整

表 7.1 ボディーダイオード特性

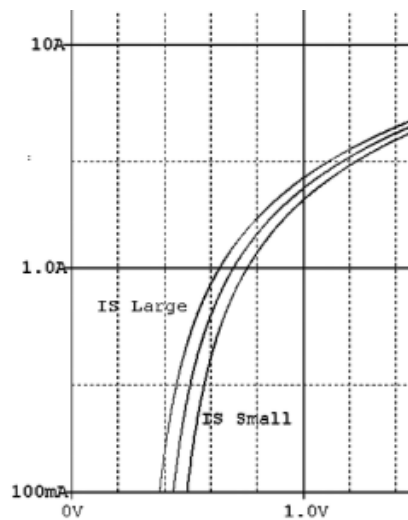


図 7.1 Is 測定結果

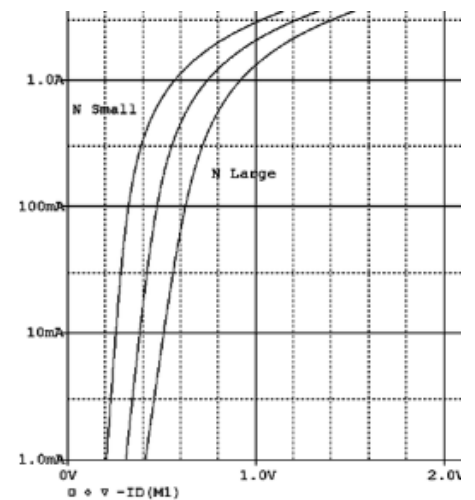


図 7.2 N 測定結果

手順 2

RDS はドレイン～ソース間の漏れ電流 I_{dss} を設定するが、既に IS 分が漏れているのでその影響を引かなければならない。

又、 I_{dss} をいくらに設定するかであるが、日本製 MOSFET であれば、実力 10～100nA、海外製であればその一桁上の値であろう。カタログの $I_{dss}=100\mu A$ は量産当時の計測器の SN 比からの値で現在では何の意味もない。

手順 3

逆回復時間 T_{rr} 設定

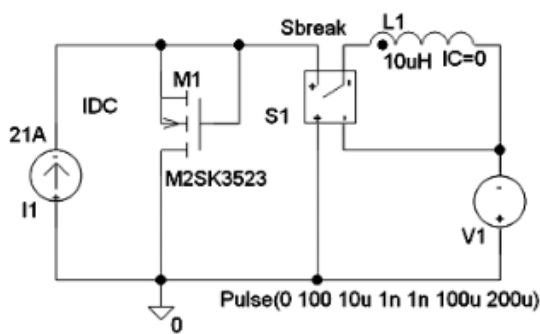


図 7.3 T_{rr} 測定回路

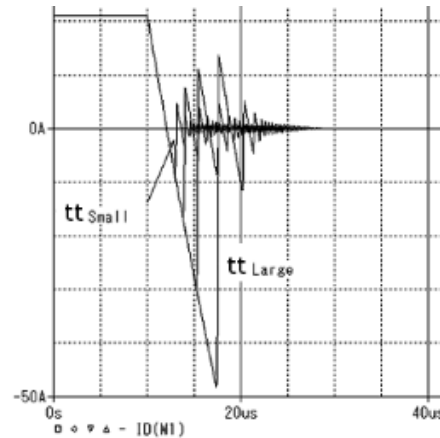


図 7.4 TT 測定結果

ダイオードの章を参考に逆回復時間 T_{rr} を TT で設定する。

T_{rr} 測定回路は各社から指定の回路、あるいは準拠規格番号が記載されている筈なので、指定の条件を構成すれば良い。

8. $V_{ds}-I_d$ 特性(Level-3 のみ)

出力特性において、 V_{gs} が一定でもドレイン電圧の上昇に伴ってドレイン電流が増加する、バイポーラトランジスタのアーリー効果に相当する項目である。

スイッチング用途の大型パワー MOS には定電流の様子が描かれていない事が多いのでその場合は初期値の"0"のままにする。

この解析は V_{gs} を DC 解析のネストスイープに設定し、パラメトリック解析で ETA を調整すると、ETA の値を読み出せる。

記号	モデルパラメータ内容	単位	初期値	推奨値
ETA	静電フィードバック調整係数	-	0	10 μ ～1m

表 8.1 出力特性パラメータ

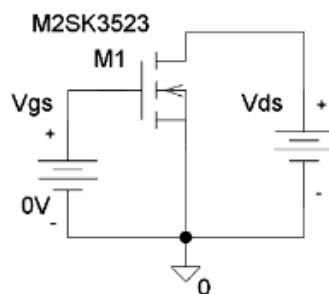


図 8.1 $V_{ds}-I_d$ 測定回路

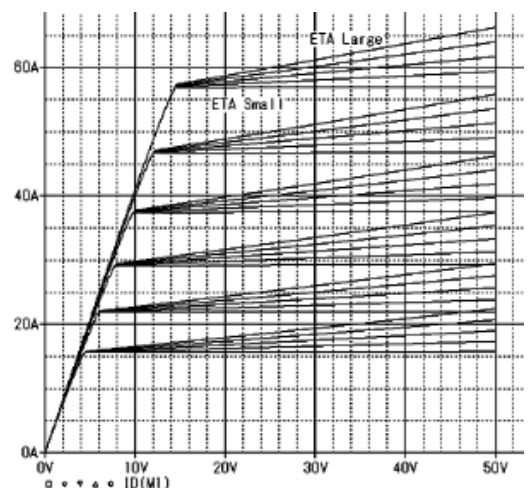


図 8.2 ETA 測定結果

9. 並列個数(M)

ダイオードやバイポーラ・トランジスタの場合には"AREA="の係数があり、単純に定格を N 倍できた。

この特性は開発・検討段階の定格を定めるには有効で、MOSFET には"M"として残っている。

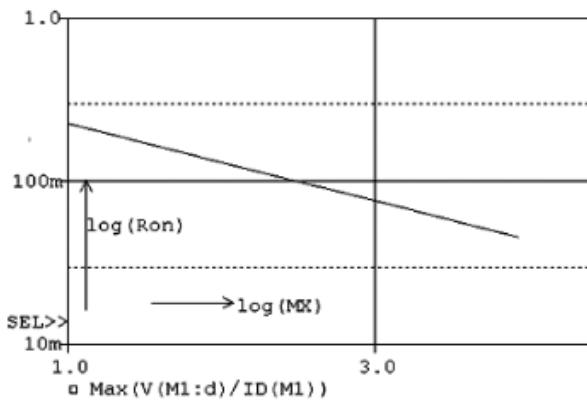
使い方は"AREA"と同じで"M"の項に倍数を設定すれば良い。PSPICE ではパーツ設定ウィンドの"M="に値としてグローバル変数を示す{MX}を記述し、パラメトリック解析を設定すれば良い。

ネットリスト上では

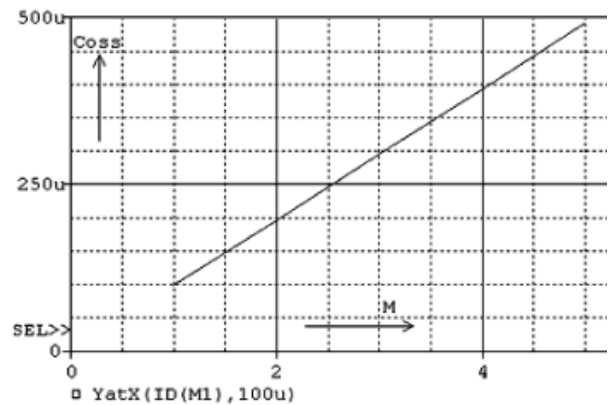
```
M_M1 $N_0002 $N_0001 0 0 M2SK3523 M={MX}
```

のように記述する。

図 10.1 に結果を示すが、Ron は n^{-1} に、容量 Coss は n に比例して変化しているの見える。



(a)Ron 減少の様子



(b)容量増大の様子

図 10.1 並列個数の検討

10. ABM での検討

ABM とは Analogue Behavior Model の略称であり、アナログ的な動作を関数で記述できるものである。

ここでは電圧制御スイッチを母体に周辺部品を追加し、各項目が特性に与える影響を、相互干渉を起こさずに検討できるものである。

以下に実例を示す。

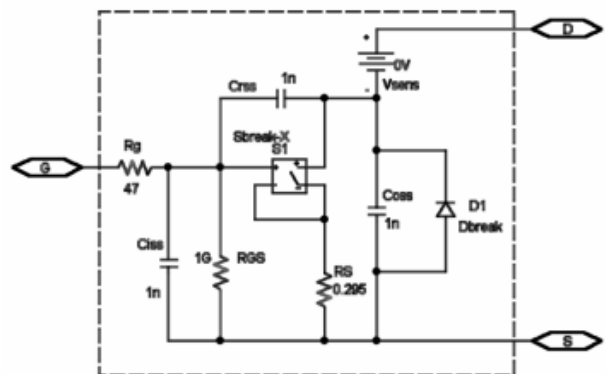


図 10.1 ABM 等価回路

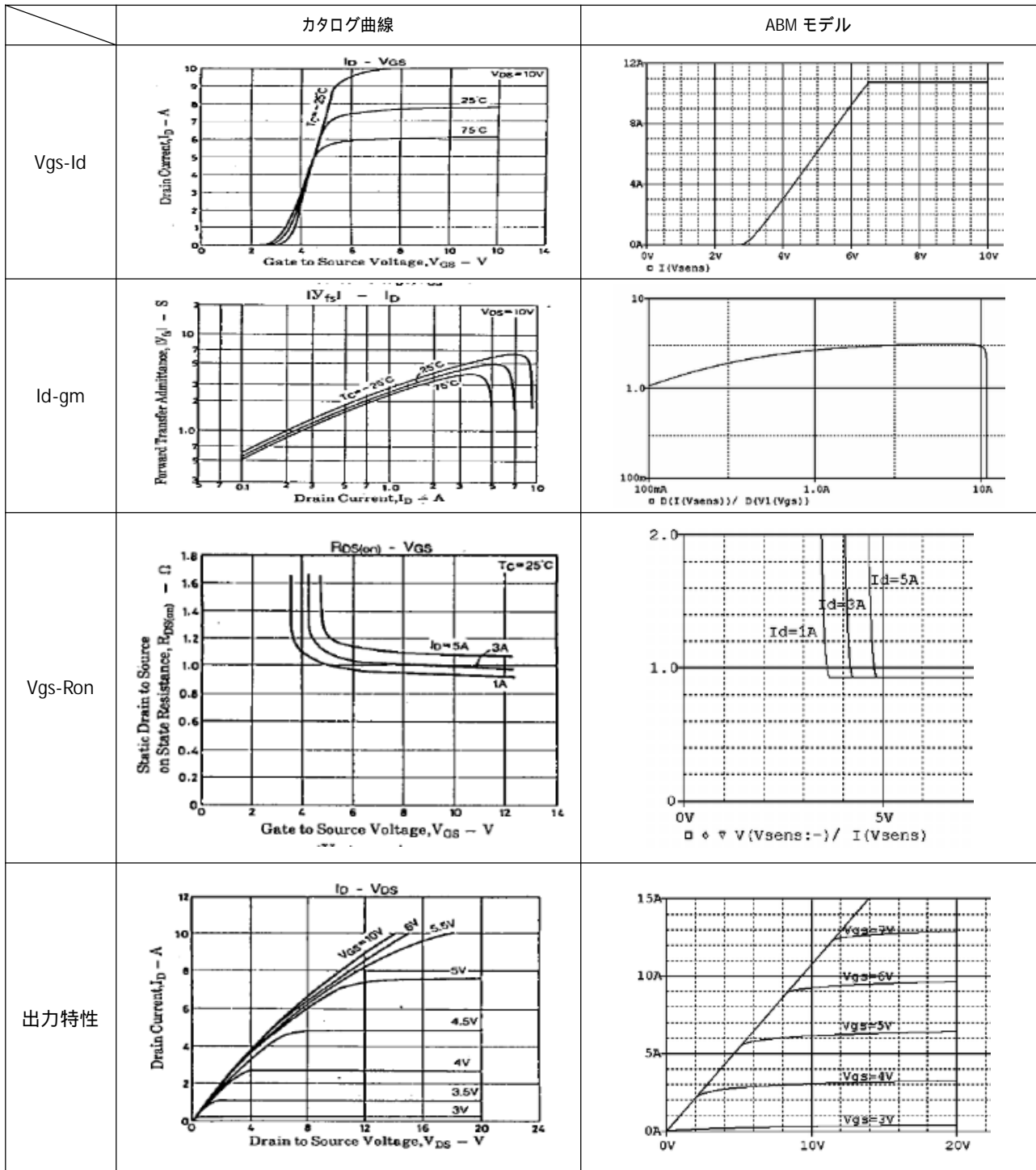


図 10.2 ABM モデル特性比較

厳密に調整していないので細かな特性の差異はあるが、モデルが簡単な割には概略の曲線は得られている。それぞれの要素が独立しているので欲しいパーツの特性値の傾向を簡単に得ることができる。

11. 参考資料

- 「Spice による電子回路セミナー 第 11 回」 トランジスタ技術 1992/03 岡村 勉夫
- 「LT-Spice で実波形再現 第 5 回」 トランジスタ技術 2012/11 堀米 毅
- 各種 Web 情報

12. パラメーター一覧

記号	モデルパラメータ内容	単位	初期値	推奨値	コメント
LEVEL	モデルの型式番号	-	1	3	
AF	フリッカノイズ指数	-	1		
CBD	ゼロバイアス・基盤-ドレイン接合容量	F	0	調整	Coss-Crsから算出
CBS	ゼロバイアス・基盤-ソース接合容量	F	0		
CGBO	チャンネル幅1m 当りのゲート-基盤重複容量	F/m	0		ディスクリートは"0"
CGDO	チャンネル幅1m 当りのゲート-ドレイン重複容量	F/m	0	調整	
CGSO	チャンネル幅1m 当りのゲート-ソース重複容量	F/m	0	調整	
CJ	接合領域1m ² 当りのゼロバイアス・基盤接合 ボトム容量	F/m ²	0		
CJSW	接合周囲1m 当りのゼロバイアス・基盤接合壁面容量	F/m	0		
DELTA	しきい値電圧の幅効果(MOS2, MOS3)	-	0		
ETA	静電フィードバック調整係数(MOS3のみ)	-	0	10μ ~ 1m	BJTのアーリー電圧に該当
FC	順方向バイアス空乏層容量式の係数	-	0.5		
GAMMA	基盤しきい値パラメータ	(V)	0.5276		PHIがVTOに与える影響係数
IS	基盤接合飽和電流(IS)	A	1E-14	調整	
JS	接合領域1m ² 当りの基盤接合飽和電流	A/m ²	0		
JSSW	壁面の単位長当りの基盤接合飽和(IS)電流	A/m	0		
KAPPA	飽和電界係数(Level=3のみ)	-	0.2		
KF	フリッカノイズ係数	-	0		
KP	伝達コンダクタンスパラメータ	A/V ²	2E-05	調整	
L	チャンネル長	m	DEFL	1μ	
LAMBDA	チャンネル長調整(Level1とLevel2のみ)	1/V	0		Level1:Vafの逆数
LD	横方向拡散	m	0		LD=0.75・XJ (XJ規定時)
MJ	基盤接合ボトム勾配係数	-	0.5	調整	CBD減衰係数
MJSW	基盤接合壁面勾配係数	-	0.33		
N	基盤接合放射係数	-	1	調整	
NEFF	総チャンネル電荷(固定および移動)係数(Level2のみ)	-	1		
NFS	高速表面準位密度	1/cm ²	0		
NSS	表面準位密度	1/cm ²	0		
NSUB	サブストレートのドーピング	1/cm ³	0		
PB	基盤接合ボトム電位	V	0.8	調整	CBD減衰レベル
PBSW	壁面の基盤電位	V	PB		
PHI	表面電位(U)	V	0.6		
RB	基盤抵抗		0		
RD	ドレイン抵抗		0	Ron	
RDS	D-S間並列抵抗			調整	ダイオードのIsを考慮
RG	ゲートオーミック抵抗		0	10 ~ 100	金属ゲートは10
RS	ソースオーミック抵抗		0	> 1m	

RSH	ドレインとソースの拡散シート抵抗	/	0		
THETA	移動度調整(Level3のみ)	1/V	0		
TOX	酸化膜の厚さ	m	*1	2 μ	
TPG	ゲートの材質 *2	-	1		
TT	基盤通過時間	sec	0	調整	
UCRIT	移動度低下の臨界電界(Level2のみ)	V/Cm	1E+04		
UEXP	移動度低下の臨界電界係数(Level2のみ)	-	0		
UO	表面移動度	Cm ² /V·sec	600		P:250/N:600
UTRA	横方向電界係数(移動度)(MOS2以外)				
VMAX	キャリアの最大ドリフト速度	m/sec	0		
VTO	ゼロバイアスしきい値電圧(VTO)	V	1	Vth(of)	
W	チャンネル幅	m	DEFW	0.1 μ ~ 100 μ	
WD	横方向拡散幅(W)	m	0		
XJ	金属的な接合の深さ	m	0		
XQC	チャンネル電荷のドレイン寄与率(少数で)	-	1		

* 1: TOX: 酸化膜厚

モデルレベル 2,3 用の TOX の初期値は 0.1μだが、
ターンオフをこのパラメータで決めるレベル1は値を
入力する必要がある。

* 2: TPG: ゲート材質型番

+1 基盤と逆特性,
-1 =基盤と同特性,
0 =アルミニウム